

⑯ 日本国特許庁 (JP) ⑰ 特許出願公開  
⑱ 公開特許公報 (A) 昭62-18168

⑤Int.Cl.  
H 04 N 1/387

識別記号 行内整理番号  
7170-5C

④公開 昭和62年(1987)1月27日

審査請求 未請求 発明の数 1 (全 5 頁)

③発明の名称 画像入力装置

②特 願 昭60-156132  
②出 願 昭60(1985)7月17日

⑦発明者 高橋 次男 小田原市国府津2880番地 株式会社日立製作所小田原工場  
内  
⑧出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地  
⑨代理人 弁理士 秋本 正実

明細書

発明の名称

画像入力装置

特許請求の範囲

1. 主走査方向及び副走査方向について画像データシートを撮像し、主走査方向と副走査方向についてそれぞれ所定の線密度を有し、各画素の濃度を示す画素信号を出力する第1の手段と、第1の手段から出力される画素信号の副走査方向の線密度を切替える第2の手段と、第1の手段から出力される互いにとなり合う複数の画素信号に基づいて、濃度変換した新たな画素信号を求め、上記新たな画素信号を所定のタイミングで出力する第3の手段とを備え、主走査方向と副走査方向について線密度を切替えた画素信号を形成することを特徴とする画像入力装置。

2. 前記第3の手段は、ROMテーブルを用いて前記濃度変換した新たな画素信号を求めることが特徴とする特許請求の範囲第1項記載の画像入力装置。

3. 前記第3の手段は、前記互いにとなり合う複数の画素信号に基づいて、非線形な重みづけを行ない、濃度変換した新たな画素信号を求める手段を備えていることを特徴とする特許請求の範囲第1項記載の画像入力装置。

発明の詳細な説明

〔発明の利用分野〕

本発明は画像入力装置に係り、特に入力された画素信号の線密度を切替えて表示装置へ出力するのに好適な画像入力装置に関する。

〔発明の背景〕

従来の画像入力装置における画素信号の線密度切替方式としては、特開昭52-43312号公報や特開昭57-189263号公報に開示されたものが知られている。しかし、これらの線密度切替方式は、画像入力装置に画像を入力する際に、画像信号の線密度を切替えるものではなく、2次元的に予め規定されたサンプリングピッチで多値に量子化された画素信号をもとに、メモリ内の新たな仮想位置で変倍処理を行なうものである。そのため、従来の

画像入力装置では、画素信号の線密度を切替えるために、複雑な処理が必要となり、メモリ等を多数必要とし、装置が大型化し、高価になるという問題点がある。

## 【発明の目的】

本発明は上記した従来技術の問題点に鑑みなされたもので、画素信号の線密度の切替えを複雑な処理を行なうことなく実行でき、装置の小型化を図り、加えて線密度の切替えに伴なう画質の劣化を防止することが可能な画像入力装置を提供することを目的としている。

## 【発明の概要】

本発明の画像入力装置は、主走査方向及び副走査方向について画像データシートを撮像し、主走査方向と副走査方向についてそれぞれ所定の線密度を有し、各画素の濃度を示す画素信号を出力する第1の手段と、第1の手段から出力される画素信号の副走査方向の線密度を切替える第2の手段と、第1の手段から出力される互いにとなり合う複数の画素信号に基づいて、濃度変換した新たな

ローラ13に入力される線密度切替信号P<sub>1</sub>によって行なわれる。これによって、第2図に示す様にクロックパルスP<sub>6</sub>とP<sub>6'</sub>の切替えが行なわれる。クロックパルスP<sub>6</sub>がP<sub>6'</sub>に切替えられると、画像データシート1の搬送速度が変化し、第3図に示す様に、副走査方向についてサンプリングピッチがP<sub>o,y</sub>からP<sub>y</sub>に変換される。これによって、例えば、副走査方向の線密度が16本/mmから12本/mmに切替えられる。

画像データシート1上の文字等は、蛍光ランプ等の棒状光源2によって照明され、その反射光がレンズ6によって集光され、CCDラインセンサ7の受光面に結像される。CCDラインセンサ7は、クロックコントローラ13のクロックパルスP<sub>4</sub>(第2図参照)に基づいて動作するクロックドライバ8によって駆動され、その出力は画像を示す画素信号としてシリアルにアンプ9に入力される。この画素信号はアナログ信号であり、A/D変換器10において通常6～8ビット程度のデジタルの画素信号(クロックコントローラ13から出

画素信号を求めて、この新たな画素信号を所定のタイミングで出力する第3の手段とを備え、主走査方向と副走査方向について線密度を切替えた画素信号を出力することを特徴としている。

## 【発明の実施例】

以下、添付の図面に示す実施例により、更に詳細に本発明について説明する。

第1図は本発明の一実施例を示すブロック図である。第1図において、モータドライバ5は、クロックコントローラ13から出力されるクロックパルスP<sub>6</sub>又はP<sub>6'</sub>によって指示される速度でパルスモータ4を駆動し、図示を省略したベルトとブーリによる動力伝達によって、シート送りローラ3a, 3b, 3c, 3dを回転させる。画像データシート1は、シート送りローラ3a, 3b, 3c, 3dによってはさまれる構成になっているため、クロックコントローラ13のクロックパルスP<sub>6</sub>(P<sub>6'</sub>)によって指示される速度で搬送される。クロックコントローラ13から出力されるクロックパルスP<sub>6</sub>, P<sub>6'</sub>の切替えは、クロックコント

力されるクロックパルスP<sub>5</sub>に同期した信号)に変換される。A/D変換器10から出力されるデジタル画素信号は、濃度を示す情報であり、シフトレジスタ11に入力される。シフトレジスタ11は2段構成となっており、第2図に示すクロックパルスP<sub>5</sub>に同期してシフトする。

シフトレジスタ11から出力される画素信号P<sub>x(i)</sub>, P<sub>x(j+1)</sub>は、演算回路12へ入力され、クロックコントローラ13のクロックパルスP<sub>2</sub>のタイミングで演算される。演算回路12においては、次式に従って演算を行ない、線密度変換に伴なう濃度変換を行ない、画素信号P<sub>x(i)</sub>を出力する。

$$P_x(i) = \frac{P_o(j) \cdot \omega(j) + P_o(j+1) \cdot \omega(j+1)}{\omega(j) + \omega(j+1)} \dots (1)$$

ここで、画素信号P<sub>x(j)</sub>, P<sub>x(j+1)</sub>は第3図に示すサンプリングピッチP<sub>o,x</sub>に基づくものであり、上式によって主走査方向についてサンプリングピッチP<sub>x</sub>に基づく濃度を示す画素信号P<sub>x(i)</sub>に変換される。ここで、ω(j), ω(j+1)はウェイト関数であり、仮想のサンプリングピッチP<sub>x</sub>

に基づく画素信号  $P_x(i)$  とサンプリングピッチ  $P_{ox}$  に基づく画素信号  $P_o(j)$  との重なり割合から決定されるものである。例えば、線密度を16本/mmから12本/mmに変換する場合を想定すると、第3図に示す様に、 $x_1 = \frac{1}{3}P_{ox}$ ,  $x_2 = \frac{2}{3}P_{ox}$  とする。これによって、サンプリングピッチ  $P_x$  に基づく画素  $P_x(i)$ ,  $P_x(i+1)$  ……のウェイト関数  $\omega(j)$ ,  $\omega(j+1)$  ……は、次の様になる。

$$P_x(i) \dots \omega(j) = 1, \quad \omega(j+1) = \frac{1}{3}$$

$$P_x(i+1) \dots \omega(j+1) = \frac{2}{3}, \quad \omega(j+2) = \frac{2}{3}$$

$$P_x(i+2) \dots \omega(j+2) = \frac{1}{3}, \quad \omega(j+3) = 1$$

$$P_x(i+3) \dots \omega(j+4) = 1, \quad \omega(j+5) = \frac{1}{3}$$

従って、3画素毎にウェイト関数は同一になることがわかる。

この様に、ウェイト関数  $\omega(j)$  は周期関数であるから、カウンタとリードオンリーメモリ(ROM)によって容易に形成することができる。従って、演算回路12は、画像信号  $P_o(j)$ ,  $P_o(j+1)$  及びクロックパルス  $P_2$  をアドレス入力とする R

クロックパルス  $P_3'$ ,  $P_6'$  が線密度12本/mmの場合を示している。

尚、上記した実施例において、副走査方向についての線密度の切替えは、画像データシート1の搬送速度の切替えによって実行されていたが、本発明はこれに限定されるものではなく、搬送速度を一定にしてCCDセンサ7の蓄積時間、すなわち読取周期を切替える方法を用いても良い。

また、上記した実施例においては、演算回路12から出力される画素信号  $P_x(i)$  は、2値化回路14でクロックパルス  $P_3$ ,  $P_3'$  のタイミングで2値化して出力する構成としたが、本発明はこれに限定されるものではなく、画素信号  $P_x(i)$  を所定のタイミング毎に出力し、その後2値化する様に構成しても良い。

また、上記した実施例においては、シフトレジスタ11を2段構成とし、2画素分の画素信号を用いた場合について説明したが、本発明はこれに限定されるものではなく、一般にウェイト関数として非線形関数を用い、3画素分以上の画素信号を

ROMテーブルで容易に実現することができる。即ち、式(1)で求められる演算結果をROMに書き込んでおくことにより、演算結果を高速に出力することが可能になる。この場合、式(1)の演算は端数の丸め処理が行なわれ、 $P_o(j)$ ,  $P_o(j+1)$  と同じビット数で出力される。

演算回路12から出力されるサンプリングピッチ  $P_x$  に基づく画素信号  $P_x(i)$  は、2値化回路14に入力され、クロックコントローラ13から出力されるクロックパルス  $P_3'$  (第2図参照) に同期して2値化され、主走査方向及び副走査方向について線密度が切替えられた画像信号が出力される。このとき、クロックコントローラ13から出力されるクロックパルス  $P_3'$  は、クロックコントローラ13へ入力される線密度切替信号  $P_1$  によってクロックパルス  $P_3$  から切替えられるものである。2値化回路14は、ROM等を使用したデジタルコンバレータによって容易に実現することができる。尚、第2図に示すタイムチャートは、クロックパルス  $P_3$ ,  $P_6$  が線密度16本/mmの場合であり、

用い、シフトレジスタ11を3段以上の構成としても良い。第4図(a), (b)はウェイト関数として非線形関数を用いた場合の一例を示すものであり、線密度変換後の画像の先鋭化を図るため、変換前の3画素、4画素分の画素信号を演算回路12に入力し、変換に直接関与する2画素(変換前後の画素が重なるという意味)とそれに隣接する前画素又は後画素あるいはその両画素の画素信号の大きさを参照して、変換画素の濃度を決定する様にしたものである。

第4図(a)はシフトレジスタ11を3段構成とし、第4図(b)はシフトレジスタ11を4段構成とした場合の具体例を示すものであり、シフトレジスタ11は変換前の画素の濃度を示す画素信号  $P_o(j)$ ,  $P_o(j+1)$ ,  $P_o(j+2)$  又は  $P_o(j+3)$  を時系列に保持し、演算回路12へ出力する。ここで、今、直接、画素信号の示す濃度変換に関与するものを画素信号  $P_o(j)$ ,  $P_o(j+1)$  とし、それに隣接する参照用の画素信号を  $P_o(j+2)$  とする。第4図(a)において、画素信号  $P_o(j)$ ,  $P_o(j+1)$ ,

$P_o(j+2)$  の大きさを比較して、次の様にウェイト関数を決定する。

(イ)  $P_o(j+2) < P_o(j+1) \leq P_o(j)$

又は  $P_o(j+1) < P_o(j+2) \leq P_o(j)$  の場合、式(1)において、 $\omega(j) = 1$ ,  $\omega(j+1) = \epsilon$  とする。

但し、 $\epsilon$  は 1 よりも小さな値とする。 $\epsilon$  が小さい程、非線形性が強調される。次の(ロ)～(ニ)においても同様である。

(ロ)  $P_o(j+2) \geq P_o(j+1) > P_o(j)$

又は  $P_o(j+1) \geq P_o(j+2) > P_o(j)$  の場合、 $\omega(j) = 1$ ,  $\omega(j+1) = \epsilon$  とする。

(ハ)  $P_o(j+2) \geq P_o(j) \geq P_o(j+1)$  の場合、 $\omega(j) = 1$ ,  $\omega(j+1) = \epsilon$  とする。

(ニ)  $P_o(j+2) < P_o(j) \leq P_o(j+1)$  の場合、 $\omega(j) = \epsilon$ ,  $\omega(j+1) = 1$  とする。

以上(イ)～(ニ)の様にウェイトづけすることによって、濃度の変換において、画素信号の非線形性を強調すること、輪郭の強調を行うことができる。又ウェイト関数を変えることによって、輪郭

線密度の変換処理を高速に実行することが可能になる。この場合、線密度が変換された画素信号の画質は、変換前の画素信号を演算処理する場合の演算精度及び副走査速度で決定される。この演算精度及び副走査速度は、共にデジタル的手法で高精度を確保できるため、変換された画素信号の画質も良好なものとなる。また、本発明によれば、上記演算処理の過程で非線形の重みづけを行なうことにより、輪郭の強調やボカシ等の処理を行なうことも可能になる。

#### 図面の簡単な説明

第1図は本発明の一実施例を示すブロック図、第2図は第1図に示す実施例で用いるクロックパルスを示すタイムチャート、第3図は主走査方向と副走査方向における線密度変換の一例を示す説明図、第4図(a), (b)は第1図に示す実施例におけるシフトレジスタと演算回路の他の例を示すブロック図である。

1…画像データシート、2…棒状光源、4…パルスマータ、5…モータドライバ、6…レンズ、

のボカシ処理等を行うことができる。

第4図(a)に示す例においては、隣接画素として前画素の画素信号  $P_o(j+2)$  を用いる場合について説明したが、第4図(b)に示す後画素も含んだ例においても非線形性を強調することが可能なことは明らかである。即ち、最も簡単な例は、前記(イ)～(ニ)の場合分けにおいて、 $P_o(j+2)$  と  $P_o(j+3)$  を置換した場合を考えれば良い。

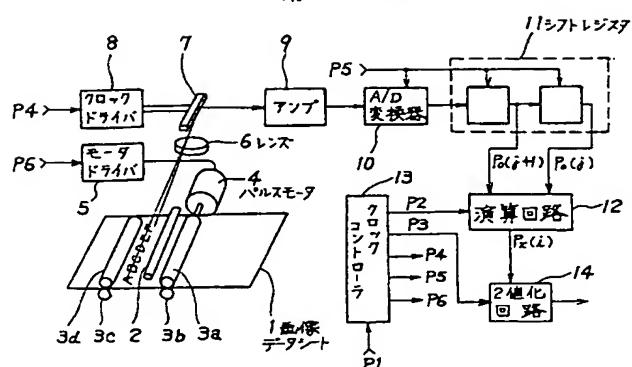
#### 【発明の効果】

以上の説明から明らかなる様に、本発明によれば、画素信号の線密度の切替えを複雑な処理をすることなく、簡単な装置で実行することが可能になる。特に、本発明では、CCDセンサで光電変換を行ないながら、同時に、主走査方向について、1次元的にリアルタイムで線密度変換を行なうため、従来技術の様なレンズ系の倍率変換及び2次元的な大容量の画素信号用メモリを備えて線密度変換を行なう方式と比較して、メモリ量を大幅に削減することが可能になる。また、回路構成も簡単ですむため、装置の小型化を図ることが可能になり、

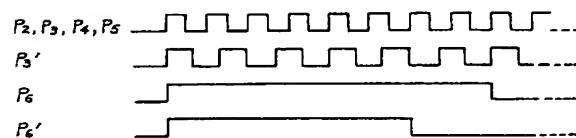
7…CCDセンサ、8…クロックドライバ、9…アンプ、10…A/D変換器、11…シフトレジスタ、12…演算回路、13…クロックコントローラ、14…2値化回路。

代理人弁理士 秋本正実

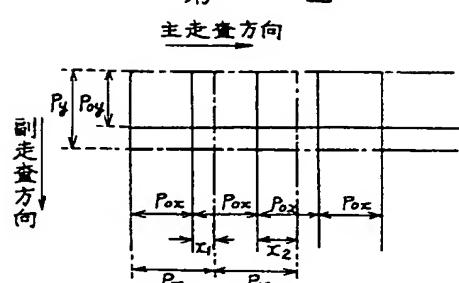
第1図



第2図



第3図



第4図

